

Introdução aos Sistemas de Computação (ISC)

Curso de Administração de Negócios Eletrônicos

Professor : Marco Antônio Chaves Câmara

Lista de Exercícios II – Respostas

1)

Em um sistema com controle de paridade típico, o oitavo bit (o mais significativo do byte) do código ASC de cada carácter é usado para determinar a paridade. Sendo assim, considerando-se paridade par, o oitavo bit deverá ser um para todos os caracteres cuja quantidade de bits 1 for ímpar, garantindo que sempre teremos um número par de bits um nos bytes.

Desta forma, calculamos os valores binários correspondentes a cada vogal. Depois disto, basta identificar aquelas letras com quantidade de bits 1 ímpar, conforme a tabela abaixo :

		Paridade	64	32	16	8	4	2	1
A	65	0	1	0	0	0	0	0	1
E	69	1	1	0	0	0	1	0	1
I	73	1	1	0	0	1	0	0	1
O	79	1	1	0	0	1	1	1	1
U	85	0	1	0	1	0	1	0	1

Podemos ver então que as vogais são E, I e O.

2)

Para resolver o problema, convertamos cada uma das letras nos valores binários correspondentes, identificando o quinto bit de cada uma das letras. Mudando o valor do quinto bit para zero, obtemos os novos valores binários, e as letras correspondentes. Esta será a nova frase, após a passagem dos dados pelo cabo defeituoso, conforme podemos ver na tabela abaixo :

		128	64	32	16	8	4	2	1		
A	65	0	1	0	0	0	0	0	1	65	A
I	108	0	1	1	0	1	1	0	0	108	I
o	111	0	1	1	0	1	1	1	1	111	o
h	32	0	0	1	0	0	0	0	0	32	h
M	77	0	1	0	0	1	1	0	1	77	M
u	117	0	1	1	X	0	1	0	1	101	e
n	110	0	1	1	0	1	1	1	0	110	n
d	100	0	1	1	0	0	1	0	0	100	d
o	111	0	1	1	0	1	1	1	1	111	o

8º bit

Sendo assim, a nova frase é “Alo Mendo”.

3)

A quantidade de representações possíveis é igual a 2^n , onde “n” é o número de dígitos. Sendo assim, a quantidade de representações possíveis é $2^7 = 128$. Subtraindo as combinações em que todos os bits são zero ou um (duas), temos $128 - 2 = 126$.

4)

De forma similar ao problema anterior, temos $2^{14} = 16.384$ combinações.

5)

Soma-se as combinações para 3 dígitos (2^3) com aquelas para dois dígitos (2^2) e finalmente com as duas possibilidades para 1 dígitos (2^1). Sendo assim, temos $2^3 + 2^2 + 2^1 = 14$

6)

RAM : Acesso Randômico (todas), Volátil. Quanto à performance : I/O < RAM < cache

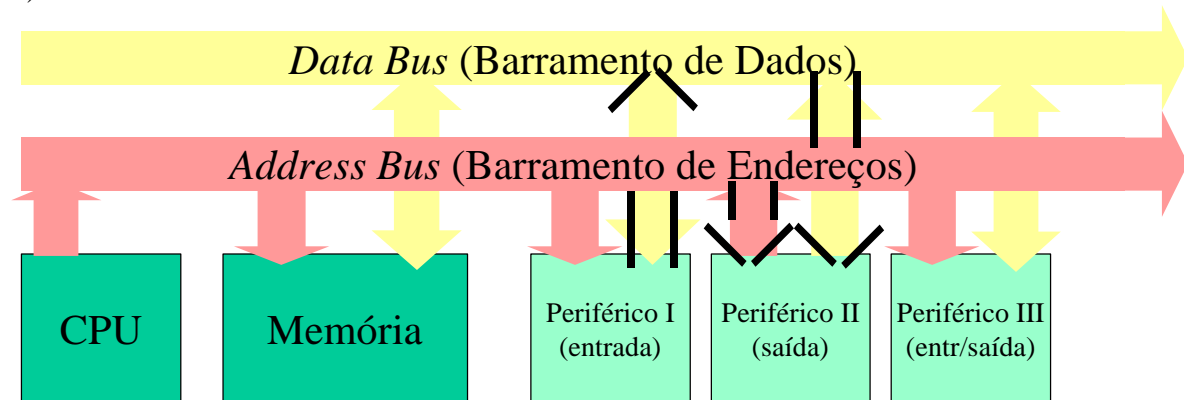
ROM : não volátil

Cache : RAM de alta performance

7)

- a) (E), ULA não, Unidade de Controle.
- b) (C)
- c) (C)
- d) (E); O IP armazena O ENDEREÇO da próxima instrução.
- e) (E); Transfere para os registradores internos do microprocessador.
- f) (C)
- g) (E); Trocar RISC por CISC
- h) (C)

8)



Os periféricos de entrada colocam dados no barramento, enquanto que os de saída recebem os dados do barramento. O barramento de endereços só é escrito pela CPU. Todas as outras conexões são saídas do barramento. A única exceção são os periféricos DMA, que neste desenho não foram indicados.

9) C, F, F, F, F, F, F, C

10)

Para permitir a interligação direta de saídas de diferentes circuitos, evitando a ocorrência de curto-circuitos.